

BEST AVAILABLE COPY EV 376 524 712 US

Patent

Patent No	463295	Publication Date	2001/11/11
Application No	089119529	Filing Date	2000/9/21
Title	Manufacturing method of the insulating structure of vertical isolation transistor and deep-trench capacitor		
IPC	H01L21/76		

Author / Inventor

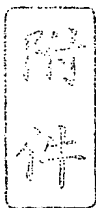
JANG, JR-HAU (TW) ; HE, TSZ-EN (TW) ; TSAI, SHING-CHUAN (TW) ; LI, PEI-YING (TW) ;

Applicant

Name	Country Individual/Company
NAN YA TECHNOLOGY CORPORATION	TW Company

Patent Abstract

A manufacturing method of the insulating structure of vertical isolation transistor and deep-trench capacitor is disclosed, wherein a deep trench is formed in the substrate, a deep-trench capacitor on its bottom is formed, and a pad oxide layer and silicon nitride layer are already formed on the substrate sequentially. This method at least comprises forming an insulating layer on the substrate and filling some portion of it into the deep trench by high density plasma chemical vapor deposition. Next, remove the insulating layer until the sidewall of the deep trench is exposed. This insulating layer becomes the first insulating layer located in the deep trench and the second insulating layer located in the silicon nitride layer. Then form the passivation layer on the first insulating layer, remove the silicon nitride layer by wet etching, so as to remove the second insulating layer together. Then implant ions into the substrate around the deep trench, and sequentially remove the pad oxide layer and the passivation layer. Then form a vertical transistor in the deep trench, and form a shallow trench isolation by the deep trench.



三

中華民國專利公報 [19] [12]

[11]公告編號：463295

[44]中華民國 90年(2001) 11月11日

發明

全 7 頁

[51] Int.Cl.⁰⁷ : H01L21/76

[54]名稱：隔離垂直電晶體與深溝渠電容器之絕緣結構的製造方法

[21]申請案號：089119529

[22]申請日期：中華民國 89年(2000) 09月21日

[72]發明人：

張志豪

何慈恩

蔡幸川

李培瑛

台北縣泰山鄉工專路八十四之四十八號五樓

宜蘭縣礁溪鄉德陽村奇立丹路七六巷三號

桃園市國鼎一街十九號十四樓之五

彰化縣彰化市彰安里民族路二五三巷十三之一號

[71]申請人：

南亞科技股份有限公司

桃園縣蘆竹鄉南崁路一段三三六號

[74]代理人：蔡坤財 先生

1

2

[57]申請專利範圍：

1. 一種隔離垂直電晶體與深溝渠電容器之絕緣結構的製造方法，可應用於基底上，該基底上依序已形成墊氧化層與氮化矽層及深溝渠，該深溝渠底部已形成深溝渠電容器，該方法至少包括：

形成絕緣層於該基底上與部分填入於該深溝渠之底部與側壁上，其中位在該深溝渠側壁上之該絕緣層的厚度小於位在該深溝渠電容器與該基底上之該絕緣層的厚度；

去除該絕緣層，直至該深溝渠之側壁暴露出來為止，並使該絕緣層成為位於該深溝渠中之第一絕緣層與位於該氮化矽層上之第二絕緣層；

形成保護層於該第一絕緣層上；

以濕蝕刻法去除該氮化矽層，該第二絕緣層亦一起被去除；

值入離子於該深溝渠周圍之該基底中；

去除該墊氧化層；

去除該保護層；

形成閘氧化層於該基底暴露之表面上；

5. 形成閘極摻雜多晶矽層於該閘極氧化層上；

形成淺溝渠隔離於該基底中，該淺溝渠隔離部分與該深溝渠重疊；以及
形成閘極於該深溝渠上。

10. 2. 如申請專利範圍第1項所述之隔離垂直電晶體與深溝渠電容器之絕緣結構的製造方法，其中該絕緣層包括以高密度電漿化學氣相沈積法所形成之氧化矽層。

15. 3. 如申請專利範圍第1項所述之隔離垂直電晶體與深溝渠電容器之絕緣結構的製造方法，其中該保護層包括以旋塗法所形成之光阻層。

20. 4. 如申請專利範圍第1項所述之隔離垂直電晶體與深溝渠電容器之絕緣結構的

(2)

3

製造方法，其中該第一絕緣層之厚度約為 300 至 900 埃。

5. 如申請專利範圍第 1 項所述之隔離垂直電晶體與深溝渠電容器之絕緣結構的製造方法，其中去除絕緣層的方法包括濕蝕刻法。
6. 如申請專利範圍第 5 項所述之隔離垂直電晶體與深溝渠電容器之絕緣結構的製造方法，其中當該絕緣層氧化矽層時，該濕蝕刻法之蝕刻劑包括 HF 深液。
7. 一種垂直電容器的製造方法，包括：
提供基底，該基底上依序已形成墊氧化層與氮化矽層，再於該基底中已形成深溝渠，該深溝渠底部已形成深溝渠電容器；
形成絕緣層於該基底上並填滿該深溝渠；
去除該絕緣層直至暴露出該深溝渠之上端部分之側壁；
形成保護層於該深溝渠中殘餘之該絕緣層上；
去除該氮化矽層；
植入離子於該深溝渠周圍之該基底中；
去除該墊氧化層；
去除該保護層；
形成閘氧化層於暴露出之該基底表面上；
形成導電層於該基底上與該深溝渠中；
形成一淺溝渠隔離於該基底中，該淺溝渠隔離部分與該深溝渠重疊；以及
圖案化該導電層以形成一閘極於該深溝渠上。
8. 如申請專利範圍第 7 項所述之垂直電容器的製造方法，其中該絕緣層之表面高出該基底之表面約 8000 至 10000 埃。
9. 如申請專利範圍第 7 項所述之垂直電容

4

器的製造方法，其中該絕緣層包括以高密度電漿化學氣相沈積法所形成之氧化矽層。

10. 如申請專利範圍第 7 項所述之垂直電容器的製造方法，其中該絕緣層包括以高密度電漿化學氣相沈積法所形成之第一氧化矽層與以低壓化學氣相沈積法所形成之第二氧化矽層，其中位於該深溝渠中之該第一氧化矽層的表面和該氮化矽層的表面高度相近。
11. 如申請專利範圍第 7 項所述之垂直電容器的製造方法，其中該絕緣層包括以高密度電漿化學氣相沈積法所形成之第一氧化矽層與以次常壓化學氣相沈積法所形成之第二氧化矽層，其中位於該深溝渠中之該第一氧化矽層的表面和該氮化矽層的表面高度相近。
12. 如申請專利範圍第 7 項所述之垂直電容器的製造方法，其中該絕緣層包括以高密度電漿化學氣相沈積法所形成之氧化矽層與以旋塗法所形成之旋塗式玻璃，其中位於該深溝渠中之該氧化矽層的表面和該氮化矽層的表面高度相近。
13. 如申請專利範圍第 7 項所述之垂直電容器的製造方法，其中去除該絕緣層的方法包括：
以化學機械研磨法去除高於該氮化矽層之該絕緣層；以及
以乾蝕刻法回蝕位於該深溝渠中之上端部分之該絕緣層。
14. 如申請專利範圍第 7 項所述之垂直電容器的製造方法，其中該深溝渠中殘餘之該絕緣層的厚度約 300 至 900 埃。
15. 一種隔離垂直電晶體與深溝渠電容器之絕緣結構的製造方法，可應用於基底上，該基底上依序已形成墊氧化層與氮化矽層，該基底中已形成深溝渠，該深溝渠底部已形成深溝渠電容器，該方法至少包括：

(3)

5

以高密度電漿化學氣相沈積法形成絕緣層於該基底上並填入該深溝渠中，其中該深溝渠中之該絕緣層的表面約和該氮化矽層之表面等高；

形成犧牲層於該絕緣層上，該犧牲層之表面高於該氮化矽層之表面約 8000 至 10000 埃；

以化學機械研磨法去除高於該氮化矽層之該犧牲層與該絕緣層；

回蝕位於該深溝渠中之該絕緣層之上端部分；以及

形成垂直電晶體於該深溝渠中。

16.如申請專利範圍第 15 項之隔離垂直電晶體與深溝渠電容器之絕緣結構的製造方法，其中該絕緣層包括以高密度電漿化學氣相沈積法所形成之氧化矽層。

17.如申請專利範圍第 15 項之隔離垂直電晶體與深溝渠電容器之絕緣結構的製造方法，其中該犧牲層包括低壓化學氣相沈積法所形成之氧化矽層。

6

18.如申請專利範圍第 15 項之隔離垂直電晶體與深溝渠電容器之絕緣結構的製造方法，其中該犧牲層包括以次常壓化學氣相沈積法所形成之氧化矽層。

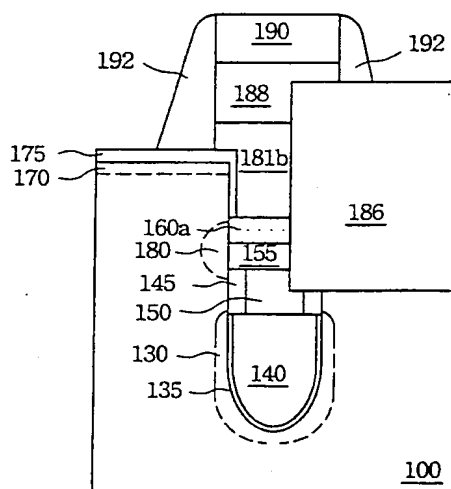
5. 19.如申請專利範圍第 15 項之隔離垂直電晶體與深溝渠電容器之絕緣結構的製造方法，其中該犧牲層包括以旋塗法所形成之旋塗式玻璃。

圖式簡單說明：

10. 第一圖 A — 第一圖 G 係繪示依照本發明一較佳實施例的一種隔離垂直電晶體與深溝渠電容器之絕緣結構的製造流程剖面圖；

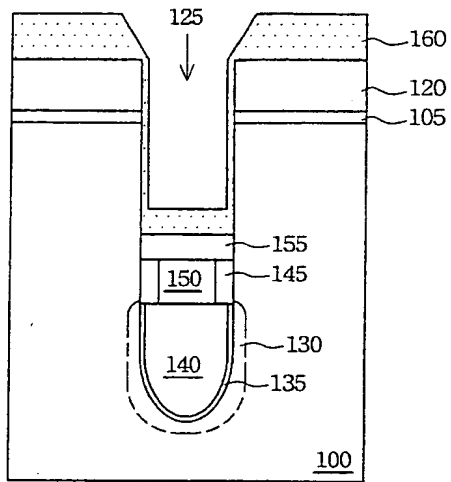
15. 第二圖 A — 第二圖 C 係繪示依照本發明另一較佳實施例的一種隔離垂直電晶體與深溝渠電容器之絕緣結構的製造流程剖面圖；以及

20. 第三圖 A — 第三圖 C 係繪示依照本發明再一較佳實施例的一種隔離垂直電晶體與深溝渠電容器之絕緣結構的製造流程剖面圖。

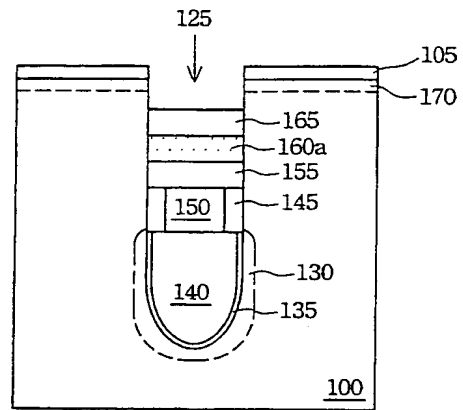


第一圖 G

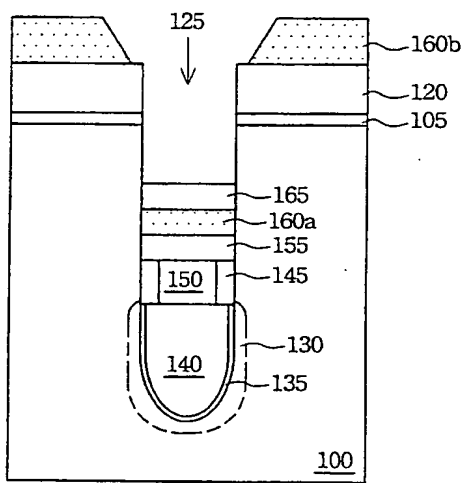
(4)



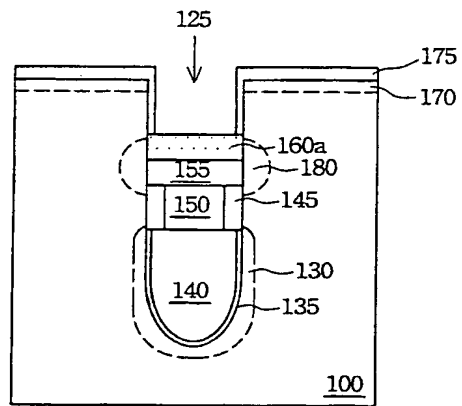
A



C



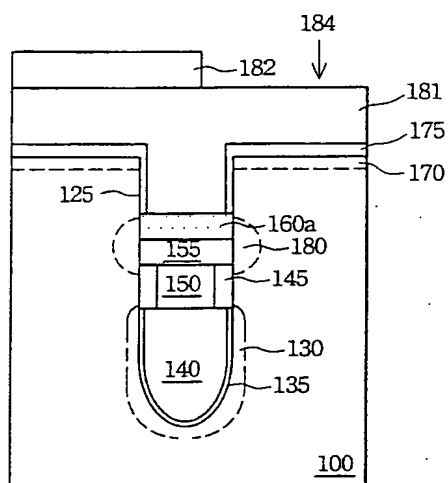
B



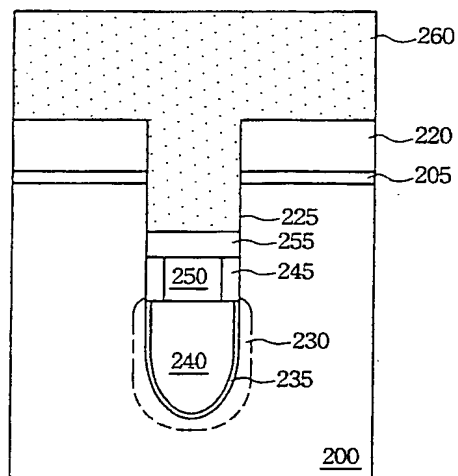
D

第一圖

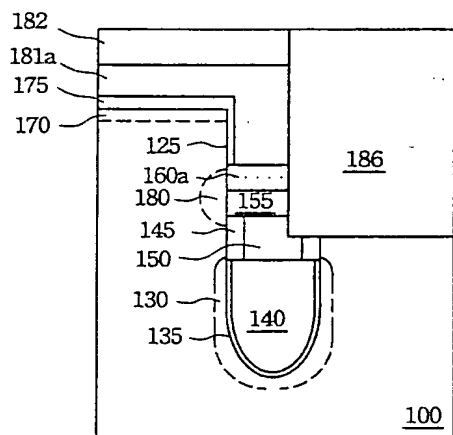
(5)



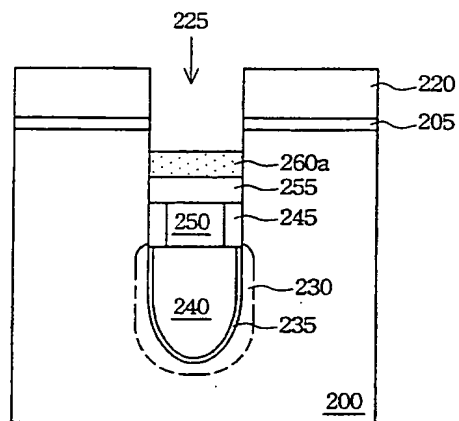
E



A



F

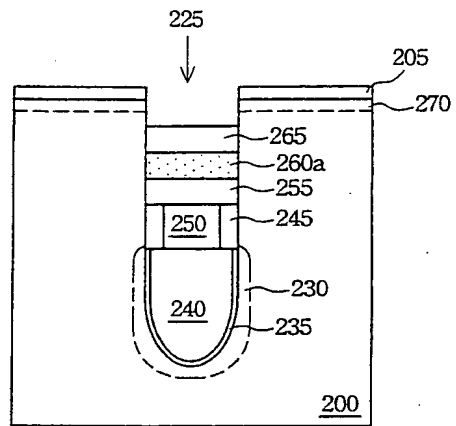


B

第一圖

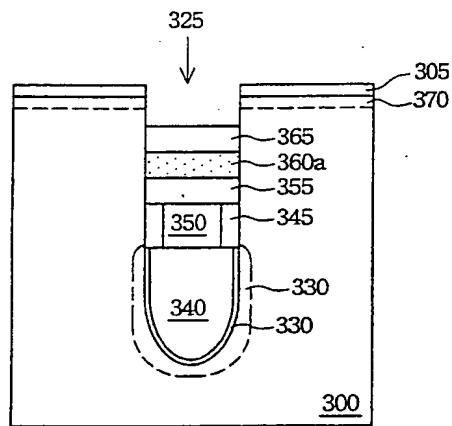
第二圖

(6)



C

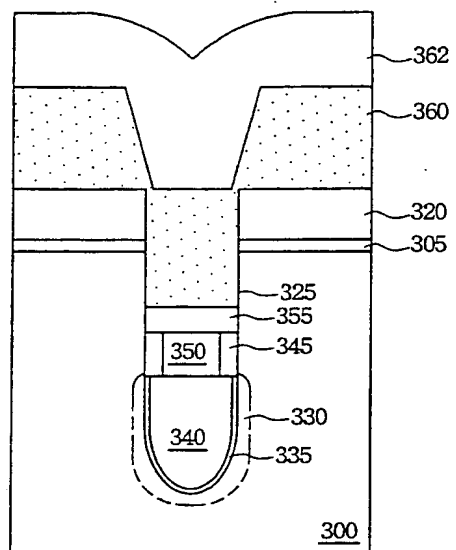
第二圖



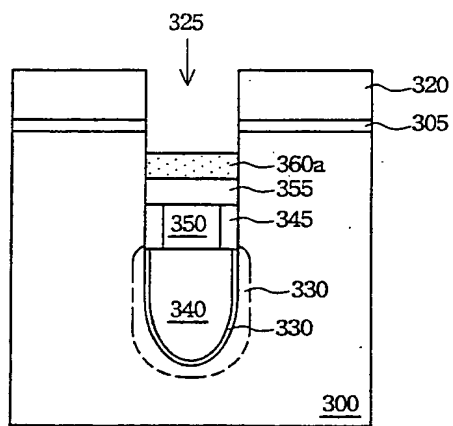
C

第三圖

(7)



A



B

第三圖

公告本

申請日期	89.9.21
案 號	89119529
類 別	H01L 21/46

A4
C4

463295

(以上各欄由本局填註)

發 明 專 利 說 明 書		
一、發明 名稱	中 文	隔離垂直電晶體與深溝渠電 容器之絕緣結構的製造方法
	英 文	
二、發明 創作人	姓 名	一、張志豪 二、何慈恩 三、蔡幸川 四、李培瑛
	國 籍	一、中國民國 二、中國民國 三、中國民國 四、中國民國
三、申請人	住、居所	一、台北縣泰山鄉工專路 84 之 48 號 5 樓 二、宜蘭縣礁溪鄉德陽村奇立丹路 76 巷 3 號 三、桃園市國鼎一街 19 號 14 樓之 5 四、彰化縣彰化市彰安里民族路 253 巷 13-1 號
	姓 名 (名稱)	南亞科技股份有限公司
三、申請人	國 籍	中華民國
	住、居所 (事務所)	桃園縣蘆竹鄉南崁路一段 336 號
三、申請人	代 表 人 姓 名	王 永 慶

裝

訂

線

四、中文發明摘要(發明之名稱： 隔離垂直電晶體與深溝渠電容器)

之絕緣結構的製造方法

一種隔離垂直電晶體與深溝渠電容器之絕緣結構的製造方法。在基底中形成一個深溝渠，並於其底部形成一個深溝渠電容器，而且基底上依序已形成墊氧化層與氮化矽層。此方法至少包括以高密度電漿化學氣相沈積法形成絕緣層於基底上與部分填充於深溝渠中。然後去除絕緣層，直至暴露出深溝渠之側壁，此絕緣層成為位於深溝渠中之第一絕緣層與位於該氮化矽層上之第二絕緣層。接著形成保護層於第一絕緣層上，再以濕蝕刻法去除氮化矽層，使第二絕緣層亦一起被去除。然後植入離子於深溝渠周圍之基底中，再依序去除墊氧化層與保護層。接著形成垂直電晶體於深溝渠中，再形成淺溝渠隔離於深溝渠旁。

英文發明摘要(發明之名稱：)

(請先閱讀背面之注意事項再填寫本頁各欄)

訂

線

五、發明說明()

發明領域

本發明是有關於一種之半導體記憶體之製造方法，且特別是有關於一種隔離垂直式電晶體與深溝渠電容器之絕緣結構之製造方法。

發明背景

隨著半導體電路的積集度提高，半導體元件的尺寸也必須隨著縮小。因此傳統之縮小元件尺寸的技術將會受到對於元件漏電流之嚴格要求限制。對於傳統的動態隨機存取記憶體(Dynamic Random Access Memory; DRAM)之單元記憶胞，雖然其電容器之設計已經朝三度空間來發展，但是其電晶體之設計仍侷限在二度空間上。因此使得DRAM的積集度受到相當程度的限制。

在 1999 年 IEEE 專業雜誌上，Gruening 等人發表了 sub-8F2 之 DRAM 記憶胞的結構。此 DRAM 記憶胞係由位於深溝渠之垂直電晶體與深溝渠電容器所構成，可以大幅提昇 DRAM 記憶胞之積集度(A Novel Trench DRAM Cell with a Vertical Access Transistor and Buried Strap (VERIBEST) for 4Gb/16Gb, p25, 1999 IEDM)。在 sub-8F2 之 DRAM 記憶胞中，位於深溝渠內水平方向的溝渠頂氧化層(trench top oxide)是做為深溝渠電容器與垂直電晶體間之絕緣結構用的。一般來說，要在溝渠內製造垂直向的絕緣

五、發明說明()

層較容易，可以利用間隙壁(spacer)的製造方法來製作之。
但是溝渠內水平方向的絕緣層就比較難做了。

發明目的與概述

因此本發明的主要目的就是在提供一種隔離垂直電晶體與深溝渠電容器之絕緣結構的製造方法。絕緣結構之製造方法可以整合至後續之垂直電晶體的製程中，並有效隔離深溝渠電容器與垂直電晶體。

此方法可應用於一基底上。在基底上依序形成一層墊氧化層與一層氮化矽層，接著以蝕刻方式在基底中形成一個深溝渠，再於此深溝渠底部已形成一個深溝渠電容器。此方法至少包括以高密度電漿化學氣相沈積法形成絕緣層於基底上與部分填充於深溝渠中，其中位在深溝渠側壁上之絕緣層的厚度小於位在深溝渠電容器與基底上之絕緣層的厚度。然後去除絕緣層，直至深溝渠之側壁暴露出來為止，並使絕緣層轉化成位於深溝渠中之第一絕緣層與位於該氮化矽層上之第二絕緣層。接著形成保護層於第一絕緣層上，再以濕蝕刻法去除氮化矽層，使第二絕緣層亦一起被去除。然後植入離子於深溝渠周圍之基底中，再依序去除墊氧化層與保護層。接著形成閘氧化層於暴露出之基底表面上，並形成淺溝渠隔離於基底中，此淺溝渠隔離部分重疊於深溝渠之上，然後形成閘極於深溝渠上。

五、發明說明()

本發明的另一目的是在提供一種垂直電容器的製造方法，包括有提供一基底，在基底上依序形成一墊氧化層與一氮化矽層，接著在此基底中形成深溝渠，然後在深溝渠底部形成深溝渠電容器。接下來，形成絕緣層於基底上與深溝渠中，且絕緣層之表面高於基底之表面。然後去除絕緣層直至深溝渠之上端部分之側壁暴露出來為止，再形成保護層於深溝渠中之殘餘絕緣層上。接著去除氮化矽層，再植入離子於該深溝渠周圍之該基底中。依序去除墊氧化層與保護層，然後形成閘氧化層於暴露出之基底表面上。再形成導電層於基底上與深溝渠中，然後形成淺溝渠隔離於基底中，並使其部分重疊於深溝渠之上，再圖案化導電層以形成閘極於深溝渠上端。

其中上述去除部分絕緣層之方法，例如可以先利用化學機械研磨法去除高於氮化矽層之絕緣層，再使用乾蝕刻法來回蝕深溝渠中之絕緣層的上端部分。為了方便化學機械研磨法之進行，絕緣層之表面高度較佳為比氮化矽層之表面高度高出大約 8000 至 10000 埃。

本發明之再一目的為提出一種隔離垂直電晶體與深溝渠電容器之絕緣結構的製造方法，可應用於一基底上。此基底上依序已形成墊氧化層與氮化矽層。基底中已形成深

五、發明說明()

溝渠，且深溝渠底部已形成深溝渠電容器。該方法至少包括以高密度電漿化學氣相沈積法形成絕緣層於基底上與深溝渠中，其中深溝渠中之絕緣層的表面約和氮化矽層之表面等高。然後形成犧牲層於絕緣層上，此犧牲層之表面比氮化矽層之表面高出約 8000 至 10000 埃。以化學機械研磨法去除高於氮化矽層之犧牲層與絕緣層，再回蝕位於深溝渠中之絕緣層之上端部分，並形成垂直電晶體於深溝渠中。

由上述可知，應用本發明可製造出位於深溝渠中之水平方向絕緣層，用以隔絕深溝渠電容器與垂直電晶體。發展出此製程，將可大幅提昇半導體積體電路，尤其是 DRAM 之積集度。

圖式之簡單說明

為讓本發明之上述和其他目的、特徵、和優點能更明顯易懂，下文特舉一較佳實施例，並配合所附圖式，作詳細說明如下：

第 1A - 1G 圖係繪示依照本發明一較佳實施例的一種隔離垂直電晶體與深溝渠電容器之絕緣結構的製造流程剖面圖；

第 2A - 2C 圖係繪示依照本發明另一較佳實施例的一

五、發明說明()

種隔離垂直電晶體與深溝渠電容器之絕緣結構的製造流程剖面圖；以及

第 3A - 3C 圖係繪示依照本發明再一較佳實施例的一種隔離垂直電晶體與深溝渠電容器之絕緣結構的製造流程剖面圖。

圖式之標記說明

- 100、200、300：基底
- 105、205、305：墊氧化層
- 120、220、320：氮化矽層
- 125、225、325：深溝渠
- 130、230、330：摻雜區
- 135、235、335：薄介電層
- 140、240、340：摻雜多晶矽層
- 145、245、345：環氧化層
- 150、250、350：摻雜多晶矽層
- 155、255、355：摻雜多晶矽層
- 160、260、360：絕緣層
- 160a、160b、260a、360a：絕緣層
- 165、265、365：保護層
- 170、270、370：摻雜區
- 175、175a：閘氧化層
- 180、180a：摻雜區

(請先閱讀背面之注意事項再填寫本頁)

訂
線

五、發明說明 ()

181、181a、181b：摻雜多晶矽層

182：氮化矽層

184：開口

186：淺溝渠隔離

188：金屬矽化物層

190：頂蓋層

192：間隙壁

362：犧牲層

實施例一

請參照第 1A - 1G 圖，其繪示依照本發明一較佳實施例的一種隔離垂直電晶體與深溝渠電容器之絕緣結構的製造流程剖面圖。在實施例一中，不僅敘述了此絕緣結構的製造方法，也說明了如何整合此絕緣結構與後續垂直電晶體的製造方法。

請參考第 1A 圖，在基底 100 上依序形成墊氧化層 105、氮化矽層 120 與硼矽玻璃層(圖上未示出)。然後圖案化硼矽玻璃層，以硼矽玻璃層做為蝕刻罩幕來蝕刻氮化矽層 120、墊氧化層 105 與基底 100，在基底 100 中形成深溝渠 125。蝕刻完成後，除去硼矽玻璃層。

對深溝渠 125 之底部部分的基底 100 中進行離子摻

五、發明說明()

雜，以形成摻雜區 130 來做為深溝渠電容器之下電極板。在摻雜區 130 之表面上形成一薄介電層 135，做為深溝渠電容器之介電層，其材質例如可為氮化矽/氧化矽複層或其他適合的介電材料。接著在深溝渠 125 底部填入摻雜多晶矽層 140 以做為深溝渠電容器之上電極板。

然後，在深溝渠 125 上電極板上方之部分側壁上形成環氧化層(collar oxide) 145 以減少深溝渠 125 側壁之寄生漏電流(parasitic leakage)。接著在由環氧化層 145 所圍繞著的空間內填入摻雜多晶矽層 150，在於其上形成摻雜多晶矽層 155。摻雜多晶矽層 150 與 155 是用來做為深溝渠電容器與垂直電晶體間之導電通路。

在基底 100 上形成絕緣層 160 以覆蓋氮化矽層 120、摻雜多晶矽層 155 與深溝渠 125 之側壁。絕緣層 160 的形成方法較佳為高密度電漿化學氣相沈積法(high-density plasma chemical vapor deposition; HDPCVD)，而其材質例如可為氧化矽。在使用高密度電漿化學氣相沈積法來沈積絕緣層的過程中，因為高密度電漿中之高能量離子不停地撞擊，使得深溝渠 125 側壁之絕緣層的厚度遠小於摻雜多晶矽層 155 或氮化矽層 120 上之厚度。使用高密度電漿化學氣相沈積法來沈積絕緣層 160 之原因係由於其良好的階梯覆蓋性(step coverage)。

五、發明說明()

在第 1B 圖中，去除位於深溝渠 125 側壁的絕緣層 160 與位於摻雜多晶矽層 155 與氮化矽層 120 上之部分表層厚度的絕緣層 160，只留下摻雜多晶矽層 155 之上的絕緣層 160a 與氮化矽層 120 上之絕緣層 160b。去除部分絕緣層 160 的方法，例如可為濕蝕刻法。若絕緣層 160 的材質為氧化矽時，可使用 HF 溶液來進行蝕刻之。其中在摻雜多晶矽層 155 上之絕緣層 160a 將做為深溝渠電容器與後續將會形成的垂直電晶體間之絕緣結構，而其厚度較佳為 300 - 900 埃。

接著在絕緣層 160a 之上形成保護層 165，其材質例如可為光阻。若保護層 165 之材質為光阻，其形成方法例如可為先利用旋塗法(spin coating)光阻塗佈在基底 100 上，並填滿深溝渠 125，再利用回蝕法將深溝渠 125 外之光阻去掉，只留下深溝渠 125 內之絕緣層 160a 上的部分光阻，即為保護層 165。

在第 1C 圖中，去除氮化矽層 120，而在氮化矽層 120 上之絕緣層 160b 也一起跟著被剝離而去除了。去除氮化矽層 120 的方法例如可使用濕蝕刻法，因為熱磷酸對於氮化矽之蝕刻選擇性很高，其蝕刻劑以熱磷酸為較佳之選擇。接下來，進行離子植入步驟，在深溝渠 125 周圍之基

(請先閱讀背面之注意事項再填寫本頁)

訂
線

五、發明說明()

底 100 中形成摻雜區 170。

在第 1D 圖中，例如可以濕蝕刻法來去除墊氧化層 105，較佳之蝕刻劑為 HF 溶液。然後去除保護層 165，若保護層 165 之材質為光阻時，例如可以氧電漿將其灰化(ashing)，再以清潔溶液清洗。接著進行熱氧化步驟，在暴露出之基底 100 表面形成一層閘氧化層 175。在進行熱氧化步驟期間，因為是處於高溫狀態下，因此摻雜區 170 之摻雜離子可以一起進行活化步驟，同時，摻雜多晶矽層 155 之摻雜離子也可以擴散至其周圍之基底 100 中，形成摻雜區 180。如此摻雜區 180 與 170 可分別做為垂直電晶體之源極與汲極。

在第 1E 圖中，接著在深溝渠 125 中與基底 100 上形成摻雜多晶矽層 181，再於摻雜多晶矽層 181 上形成氮化矽層 182。然後在氮化矽層 182 中形成一個開口 184，暴露出摻雜多晶矽層 181 之表面。開口 184 有部分是和深溝渠 125 重疊的。一般來說開口 184 是圍繞著主動區的，通常在主動區上至少有一電晶體會形成於其上。

在第 1F 圖中，以氮化矽層 182 做為蝕刻罩幕，蝕刻暴露出之摻雜多晶矽層 181 與位於其下之各層形成一個溝渠於基底 100 中。再填入絕緣材料於溝渠中，形成淺溝渠

五、發明說明()

隔離 186。殘留之摻雜多晶矽層 181 以 181a 表示。

在第 1G 圖中，去除氮化矽層 182，再於基底 100 上依序形成金屬矽化物層 188 與頂蓋層 190。然後圖案化頂蓋層 190、金屬矽化物層 188 與摻雜多晶矽層 181a，形成由摻雜多晶矽層 181b、金屬矽化物層 188 與頂蓋層 190 所組成之閘極結構，其中摻雜多晶矽層 181b 與金屬矽化物層 188 為垂直電晶體之閘極。接下來，在閘極結構之側壁上形成間隙壁 192。

其中金屬矽化物層 188 的材質例如可為矽化鎢、矽化鈦或其他合適之金屬矽化物。頂蓋層 190 之材質例如可為氧化矽或氮化矽。而間隙壁 192 的材質例如可為氮化矽或氧化矽。

在實施例一之第 1A 圖中，絕緣層 160 是使用高密度電漿化學氣相沈積法所沈積的。在沈積過程中，高密度電漿中之離子濺鍍造就了絕緣層 160 之特殊外形，使得深溝渠 125 側壁上之絕緣層 160 厚度較薄。因此將其去除所需之時間亦較短，所以可控制蝕刻時間長短，使深溝渠 125 側壁上之絕緣層 160 被蝕刻掉之後，深溝渠 125 內摻雜多晶矽層 155 上仍留有絕緣層 160a(請見第 1B 圖)，形成深溝渠電容器與垂直電晶體間之絕緣結構。

(請先閱讀背面之注意事項再填寫本頁)

訂
線

五、發明說明()

實施例二

請參考第 2A - 2C 圖，其係繪示依照本發明另一較佳實施例的一種隔離垂直電晶體與深溝渠電容器之絕緣結構的製造流程剖面圖。在第 2A - 2C 圖中比第 1A - 1G 圖大 100 之標號，其所代表之材料與製造方法是相同的。

在第 2A 圖中，自在基底 200 上形成墊氧化層 205 至深溝渠 225 中形成摻雜多晶矽層 255 之製造流程和第 1A 圖是類似的，因此不再贅述。接下來在氮化矽層 220 與深溝渠 225 內形成絕緣層 260，其形成方法例如可為高密度電漿化學氣相沈積法，而其材質例如可為氧化矽。

在第 2B 圖中，去除在氮化矽層 220 表面上與在深溝渠 225 中上端部分的絕緣層 260，在深溝渠 225 中摻雜多晶矽層 255 上形成深溝渠電容器與垂直電晶體間之絕緣結構，亦即絕緣層 260a。絕緣層 260a 之厚度較佳約為 300 - 900 埃。

去除部分絕緣層 260 的方法，例如可使用化學機械研磨法先將氮化矽層 220 上之絕緣層 260 去除之，再利用回蝕去除位於深溝渠 225 內部分之絕緣層 260，留下特定厚

(請先閱讀背面之注意事項再填寫本頁)

訂
線

五、發明說明()

度之絕緣層 260a。因此在形成絕緣層 260 時，較佳為使其高度比氮化矽層 220 之高度高出大約 8000 - 10000 埃，以利化學機械研磨法之進行。而在回蝕步驟中，較佳為使用乾蝕刻法，例如可使用反應離子蝕刻法(Reactive Ion Etching；RIE)來進行回蝕步驟。

在第 2C 圖中，在絕緣層 260a 上形成保護層 265，保護層 265 之材質例如可為光阻。然後去除氮化矽層 220，再進行離子植入步驟於基底 200 中形成摻雜區 270。後續之步驟和在第 1D - 1G 圖所說明之流程類似，在此不再贅述。

在實施例二中，在第 2A 圖之氮化矽層 220 上之絕緣層 260 的厚度比第 1A 圖之氮化矽層 120 上之絕緣層 160 的厚度要厚，以利於後續使用化學機械研磨法來去除位於氮化矽層 220 上之絕緣層 260。如此可藉由絕緣層 260 的回蝕步驟，準確控制絕緣層 260a 的厚度，並視需要大幅調整絕緣層 260a 的厚度。

實施例三

請參照第 3A - 3C 圖，其係繪示依照本發明再一較佳實施例的一種隔離垂直電晶體與深溝渠電容器之絕緣結構

五、發明說明()

的製造流程剖面圖。在第 3A-3C 圖中之標號比第 1A-1G 圖標號大 200 者，其所代表之意義是相同的。

在第 3A 圖中，自在基底 300 上形成墊氧化層至在深溝渠 325 中形成摻雜多晶矽層 355 之製造流程和第 1A 圖是類似的，因此不再贅述。接下來在氮化矽層 320 與深溝渠 325 中形成絕緣層 360，而且在深溝渠 325 中之絕緣層 360 表面和氮化矽層 320 表面的高度差不多。絕緣層 360 之形成方法例如可為高密度電漿化學氣相沈積法，而其材質例如可為氧化矽。

接下來，在絕緣層 360 上形成犧牲層 362，其材質例如可為利用低壓化學氣相沈積法或次常壓化學氣相沈積法所形成之氧化矽或者是旋塗式玻璃。犧牲層 362 是用來增加自氮化矽層 320 上之絕緣層 360 與犧牲層 362 之總厚度，此總厚度較佳約為 8000-10000 埃，以利後續化學機械研磨法之進行。

在第 3B 圖中，使用化學機械研磨法來去除高於氮化矽層 320 之絕緣層 360 與犧牲層 362。接著進行回蝕步驟，去除位於深溝渠 325 內上端大部分之絕緣層 360，留下絕緣層 360a 於摻雜多晶矽層 355 上，做為深溝渠電容器與垂直電晶體間之絕緣結構。

五、發明說明 ()

在第 3C 圖中，在絕緣層 360a 上形成一層保護層 365，其材質例如可為光阻材料。接著，去除氮化矽層 320。再進行離子植入，在基底 300 中形成摻雜區 370，做為後續將形成之垂直電晶體的一個源極/汲極。後續之步驟和在第 1D - 1G 圖所說明之流程類似，因此不再贅述。

在實施例三中，第 2A 圖中之絕緣層 260 的上層部分被犧牲層 362 取代。其因為高密度電漿化學氣相沈積法之花費較貴，所以使用成本較低之低壓化學氣相沈積法或次常壓化學氣相沈積法來形成犧牲層，或者使用旋塗式玻璃來形成犧牲層。如此仍能維持氮化矽層 320 上之絕緣層 360 與犧牲層 362 之一定總厚度以方便化學機械研磨法之進行，但是又可以降低成本。

由上述本發明較佳實施例可知，應用本發明可以相當容易地在深溝渠內形成水平方向之絕緣層，對於提昇半導體元件的積集度有極大助益。

雖然本發明已以一較佳實施例揭露如上，然其並非用以限定本發明，任何熟習此技藝者，在不脫離本發明之精神和範圍內，當可作各種之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。

六、申請專利範圍

申請專利範圍

1.一種隔離垂直電晶體與深溝渠電容器之絕緣結構的製造方法，可應用於基底上，該基底上依序已形成墊氧化層與氮化矽層及深溝渠，該深溝渠底部已形成深溝渠電容器，該方法至少包括：

形成絕緣層於該基底上與部分填入於該深溝渠之底部與側壁上，其中位在該深溝渠側壁上之該絕緣層的厚度小於位在該深溝渠電容器與該基底上之該絕緣層的厚度；

去除該絕緣層，直至該深溝渠之側壁暴露出來為止，並使該絕緣層成為位於該深溝渠中之第一絕緣層與位於該氮化矽層上之第二絕緣層；

形成保護層於該第一絕緣層上；

以濕蝕刻法去除該氮化矽層，該第二絕緣層亦一起被去除；

植入離子於該深溝渠周圍之該基底中；

去除該墊氧化層；

去除該保護層；

形成閘氧化層於該基底暴露之表面上；

形成閘極摻雜多晶矽層於該閘極氧化層上；

形成淺溝渠隔離於該基底中，該淺溝渠隔離部分與該深溝渠重疊；以及

形成閘極於該深溝渠上。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

2.如申請專利範圍第 1 項所述之隔離垂直電晶體與深溝渠電容器之絕緣結構的製造方法，其中該絕緣層包括以高密度電漿化學氣相沈積法所形成之氧化矽層。

3.如申請專利範圍第 1 項所述之隔離垂直電晶體與深溝渠電容器之絕緣結構的製造方法，其中該保護層包括以旋塗法所形成之光阻層。

4.如申請專利範圍第 1 項所述之隔離垂直電晶體與深溝渠電容器之絕緣結構的製造方法，其中該第一絕緣層之厚度約為 300 至 900 埃。

5.如申請專利範圍第 1 項所述之隔離垂直電晶體與深溝渠電容器之絕緣結構的製造方法，其中去除該絕緣層的方法包括濕蝕刻法。

6.如申請專利範圍第 5 項所述之隔離垂直電晶體與深溝渠電容器之絕緣結構的製造方法，其中當該絕緣層為氧化矽層時，該濕蝕刻法之蝕刻劑包括 HF 溶液。

7.一種垂直電容器的製造方法，包括：

提供基底，該基底上依序已形成墊氧化層與氮化矽層，再於該基底中已形成深溝渠，該深溝渠底部已形成深

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

層。

14.如申請專利範圍第 7 項所述之垂直電容器的製造方法，其中該深溝渠中殘餘之該絕緣層的厚度約 300 至 900 埃。

15.一種隔離垂直電晶體與深溝渠電容器之絕緣結構的製造方法，可應用於基底上，該基底上依序已形成墊氧化層與氮化矽層，該基底中已形成深溝渠，該深溝渠底部已形成深溝渠電容器，該方法至少包括：

以高密度電漿化學氣相沈積法形成絕緣層於該基底上並填入該深溝渠中，其中該深溝渠中之該絕緣層的表面約和該氮化矽層之表面等高；

形成犧牲層於該絕緣層上，該犧牲層之表面高於該氮化矽層之表面約 8000 至 10000 埃；

以化學機械研磨法去除高於該氮化矽層之該犧牲層與該絕緣層；

回蝕位於該深溝渠中之該絕緣層之上端部分；以及
形成垂直電晶體於該深溝渠中。

16.如申請專利範圍第 15 項之隔離垂直電晶體與深溝渠電容器之絕緣結構的製造方法，其中該絕緣層包括以高密度電漿化學氣相沈積法所形成之氧化矽層。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

六、申請專利範圍

17.如申請專利範圍第 15 項之隔離垂直電晶體與深溝渠電容器之絕緣結構的製造方法，其中該犧牲層包括低壓化學氣相沈積法所形成之氧化矽層。

18.如申請專利範圍第 15 項之隔離垂直電晶體與深溝渠電容器之絕緣結構的製造方法，其中該犧牲層包括以次常壓化學氣相沈積法所形成之氧化矽層。

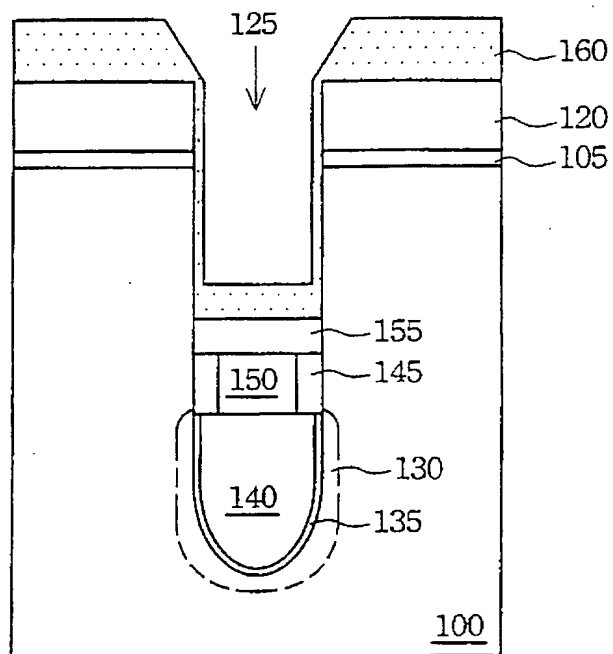
19.如申請專利範圍第 15 項之隔離垂直電晶體與深溝渠電容器之絕緣結構的製造方法，其中該犧牲層包括以旋塗法所形成之旋塗式玻璃。

(請先閱讀背面之注意事項再填寫本頁)

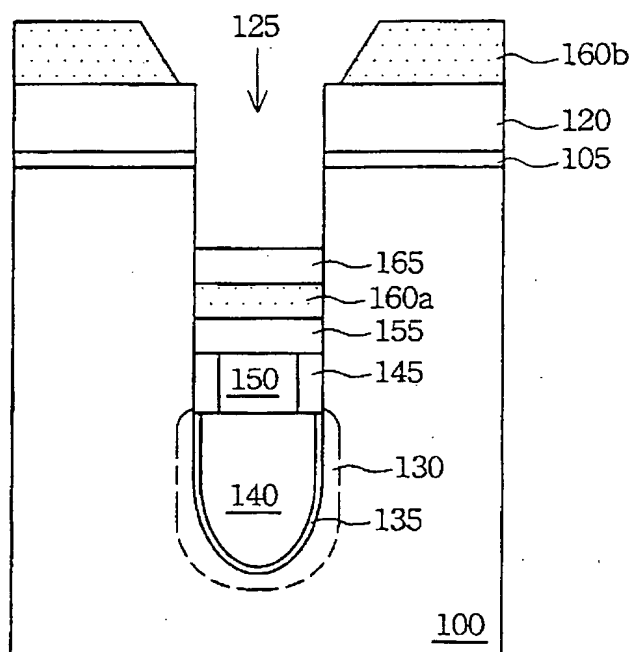
裝

訂

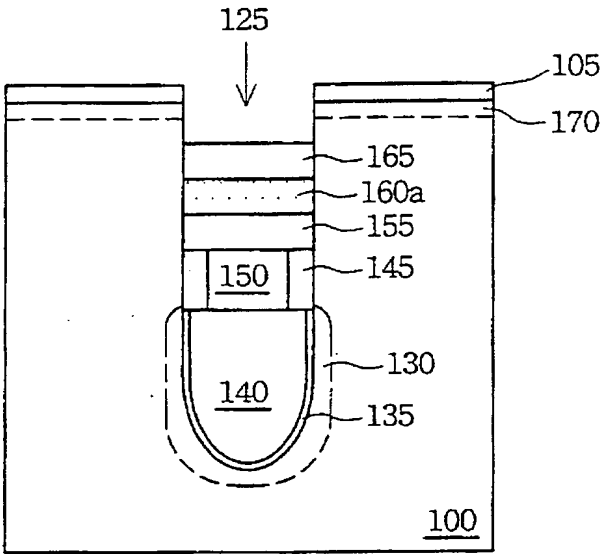
線



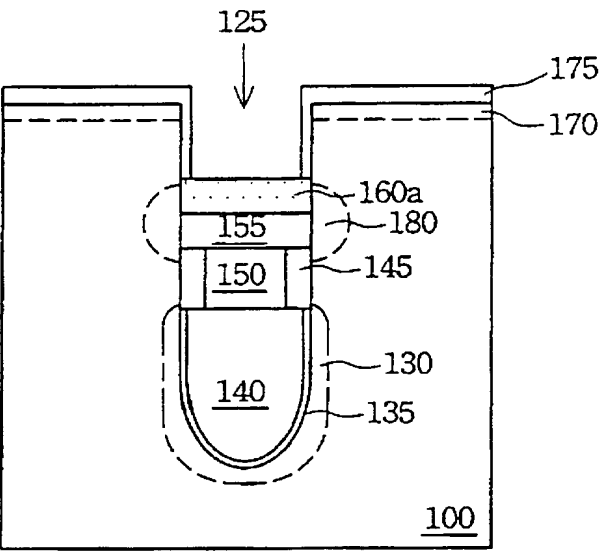
第 1 A 圖



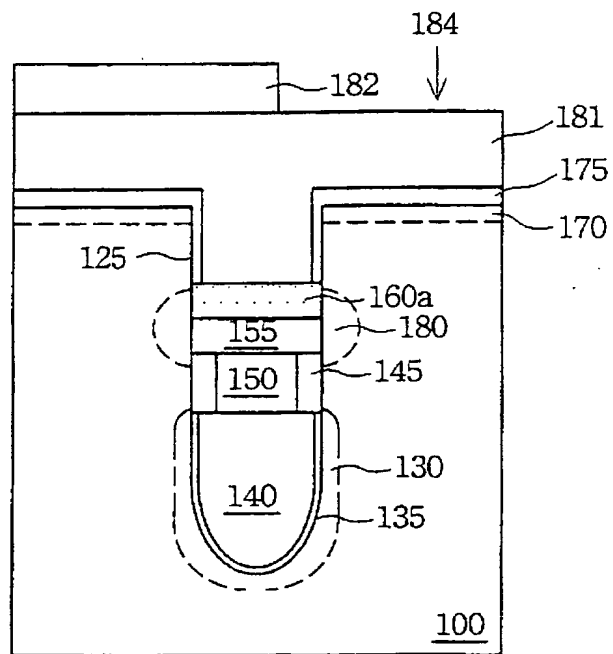
第 1 B 圖



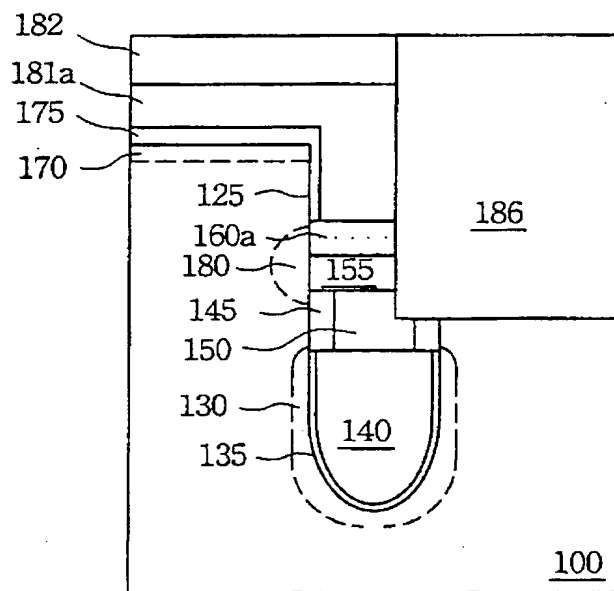
第 1 C 圖



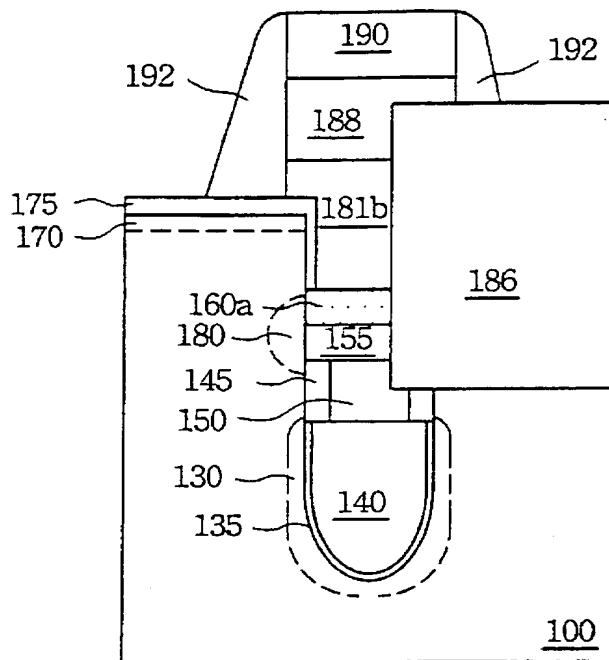
第 1 D 圖



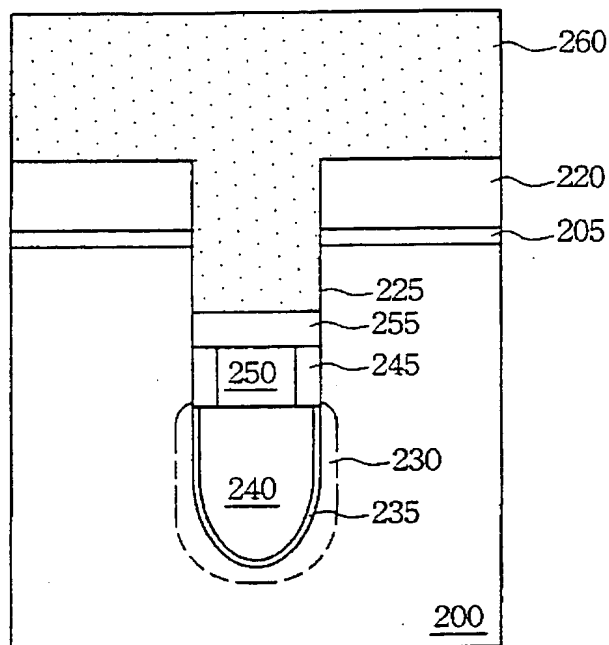
第 1 E 圖



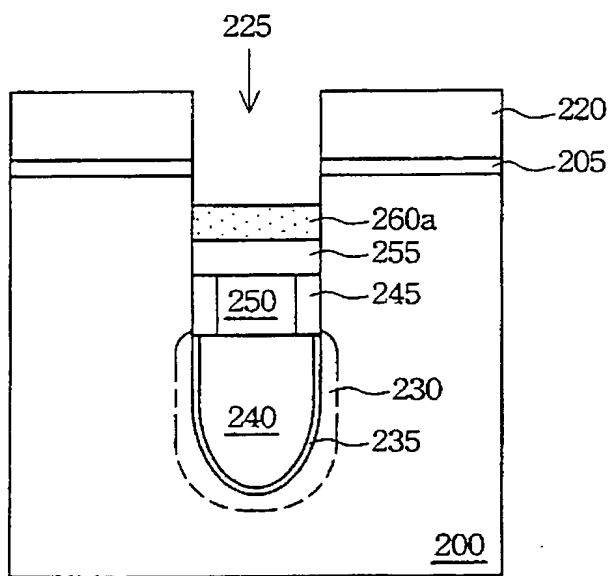
第 1 F 圖



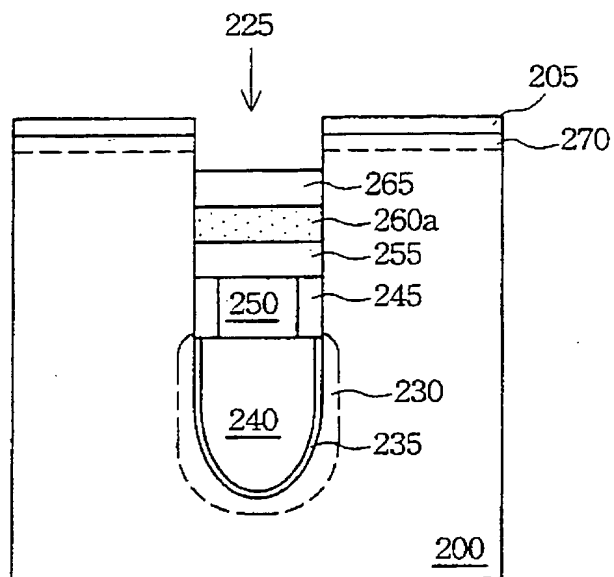
第 1 G 圖



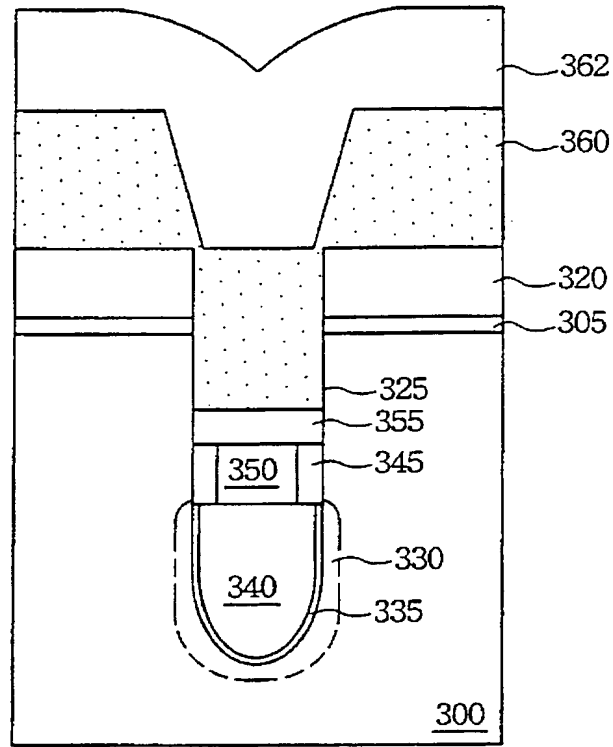
第 2 A 圖



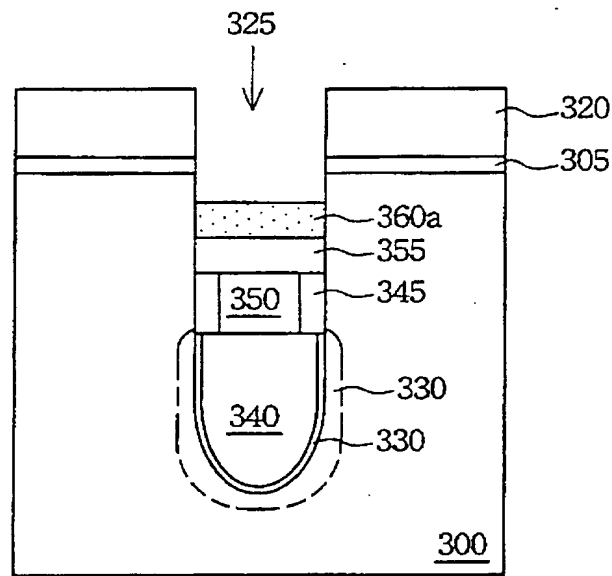
第 2 B 圖



第 2 C 圖

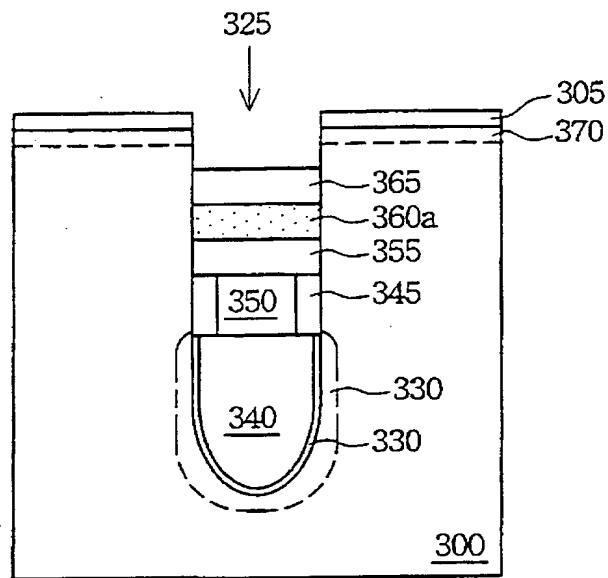


第 3 A 圖



第 3 B 圖

463295



第 3 C 圖

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ **BLACK BORDERS**
- ☐ **IMAGE CUT OFF AT TOP, BOTTOM OR SIDES**
- ☐ **FADED TEXT OR DRAWING**
- ☐ **BLURRED OR ILLEGIBLE TEXT OR DRAWING**
- ☐ **SKEWED/SLANTED IMAGES**
- ☐ **COLOR OR BLACK AND WHITE PHOTOGRAPHS**
- ☐ **GRAY SCALE DOCUMENTS**
- ☐ **LINES OR MARKS ON ORIGINAL DOCUMENT**
- ☐ **REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY**
- ☐ **OTHER:** _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.